

PATENT ABSTRACTS OF JAPAN

(11)Publication number : **55-134941**

(43)Date of publication of application : **21.10.1980**

(51)Int.Cl.

H01L 21/58

H01L 23/02

(21)Application number : **54-042329**

(71)Applicant : **MITSUBISHI ELECTRIC CORP**

(22)Date of filing : **06.04.1979**

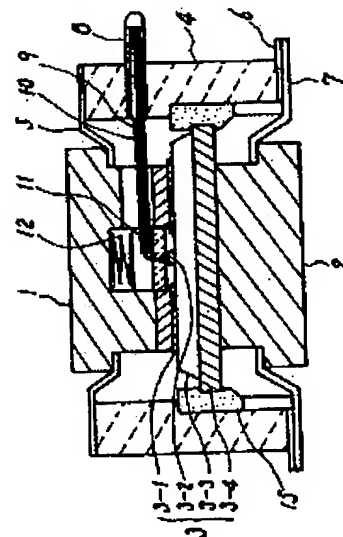
(72)Inventor : **TOKUNO FUTOSHI**

(54) SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To control a lateral movement of an element inside a semiconductor device for improving reliability by a method wherein an elastic body is closely laid between the internal periphery of an insulator cylinder accommodating semiconductor element and an external periphery of the element.

CONSTITUTION: On the surface side of a semiconductor element 1 consisting of a negative electrode 3-1 gate electrode 3-2, semiconductor base body 3-3 positive electrode 3-4, and the like, the dielectric supporting base 11 is formed, and thereon an external negative electrode 1 is accommodated a coil spring in the under surface hole is fixed, whereby an external gate electrode 8 is fixed in the upper surface central part of the element 1 and said electrode is made to project outside penetrating the supporting base 11 and the insulator cylinder 4 when assembling. Further, on the back surface side of the element 1, an external positive electrode 2 is fixed and these are made into one body being accommodated inside insulator cylinder 4 using metallic sheets 6-8, whereby a ring elastic body 15 such as silicon rubber, and the like, is pressed in between the external periphery of the element 1 and the internal periphery of the insulator cylinder 4 to completely restrict the lateral movement of the element 1.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

⑥ Int. Cl.³
H 01 L 21/58
23/02

識別記号

庁内整理番号
6741—5F
7738—5F

④ 公開 昭和55年(1980)10月21日

発明の数 1
審査請求 未請求

(全 3 頁)

⑭ 半導体装置

② 特 願 昭54—42329
② 出 願 昭54(1979)4月6日
⑦ 発 明 者 徳能太
伊丹市瑞原4丁目1番地三菱電

機株式会社北伊丹製作所内

⑦ 出 願 人 三菱電機株式会社
東京都千代田区丸の内2丁目2
番3号
⑦ 代 理 人 弁理士 葛野信一 外1名

明 細 書

1. 発明の名称

半導体装置

2. 特許請求の範囲

少なくとも1つのPN接合を有する半導体素子、この半導体素子の2つの主面に対向する少なくとも2つの外部電極、これらの外部電極を支持し、前記半導体素子を密封する絶縁体筒、及びこの絶縁体筒の内周部で前記半導体素子の外周部に対向する部分に複数個の凸を有し、前記絶縁体筒の溝部分と前記半導体素子の外周部との間隙に圧入された弾性体を具備することを特徴とする半導体装置。

3. 発明の詳細な説明

この発明は半導体装置内部で半導体素子が移動することを防止した構造を有する半導体装置に関するものである。

第1図は従来のゲート加圧方式の平形大容量サイリスタを示す断面図である。図中(1)は外部陰極電極、(2)は外部陽極電極、(3)は半導体素子、(3-1)

は半導体素子(3)の陰極電極、(3-2)は半導体素子(3)のゲート電極、(3-3)は半導体素子(3)の半導体基体、(3-4)は半導体素子(3)の陽極電極、(4)は絶縁体筒、(5)は外部陰極電極(1)と絶縁体筒(4)とに鎮付された金属薄板、(6)は絶縁体筒(4)に鎮付された金属薄板、(7)は外部陽極電極(2)に鎮付された金属薄板、(8)は絶縁体筒(4)に鎮付された外部ゲート電極、(9)はゲートリード、(10)はゲートリード(9)と外部陰極電極(1)とを絶縁する絶縁体管、(11)はゲートリード(9)を支持する絶縁性支持体、(12)は絶縁性支持体(11)と外部陽極電極との間に設置され絶縁性支持体(11)を界してゲートリード(9)の先端部分を半導体素子(3)のゲート電極(3-1)に圧接する為のコイルバネである。

この様な半導体装置を組み立てるには先ず外部陰極電極(1)、絶縁体筒(4)金属薄板(5)、(6)外部ゲート電極(8)の鎮付完了品にコイルバネ(12)、絶縁性支持体(11)、ゲートリード(9)、絶縁体筒(4)を設置し、絶縁性支持体(11)の外周部に金属板(5)の内周部が係合する様に金属板(5)を設置する。次に、半導体素

(1)

(2)

子(3)を絶縁体筒(4)の内側に挿入し、外部陽極電極(2)と金属基板(7)の鍍付完了品を設け、金属基板(6)、(7)を溶接、外部ゲート電極(8)をゲートリード(9)と共に溶接封止する。

この様な半導体装置においては半導体素子(3)は、半導体素子(3)と絶縁体筒(4)とのクリアランスにより、第1図の横方向への移動を起こす。この場合特に半導体素子のゲート電極(3-2)とゲートリード(9)の相対的な位置ずれの為に半導体素子のゲート電極(3-2)とゲートリード(9)が接触不良を起こす危険性があつた。この危険性は半導体装置の大型化に伴う半導体素子の大口径化によつてさらに増す傾向にある。これは以下に示す理由によるものである。

半導体素子が大口径化すると、これに伴つて絶縁体筒(第1図では(4))の内径も大きくなるが、絶縁体としては、耐熱性、気密性の面から焼結アルミナ等が用いられるが、この様な材料は焼結時に材料収縮を起す為、大口径化に伴い寸法公差を大きくとる必要性が生じるのである。

(3)

中心軸を中心とする回転移動を起こす為、ゲートリードが切所あるいは疲労する危険性があつた。

この発明は以上2例の様な半導体素子の移動を防止し半導体装置の信頼性を向上させ得る構造の半導体装置を提供するものである。

以下、本発明の一実施例を第3図、第4図を用いて詳細に説明する。

第3図は本発明によるゲート加圧方式の大容量サイリスタの断面図である。図中(4)は絶縁体筒(4)と半導体素子(3)の陽極電極の間に圧入された弾性体、(シリコンゴム、バイトン等の耐熱性ゴムが好ましい)である。

その他、第1図と同一番号のものは同一又は同様の構成部分を示す。

この様な半導体装置を組み立てるには、先ず外部陽極電極(1)、絶縁体筒(4)、金属基板(6)、(6)、外部ゲート電極(8)の鍍付完了品にコイルバネ部、絶縁性支持体(11)、ゲートリード(9)、絶縁体筒(4)を設け、絶縁性支持体(11)の外周部に金属基板(6)の内周部が嵌合する様に金属基板(6)を設ける。次に絶縁

(5)

以上の様な位置ずれを起こさない構造として、ゲートボンディング方式がある。

第2図はゲートボンディング方式の大容量平行サイリスタの断面図である。図中(4)は金属基板(6)を支持する絶縁性支持体で、ゲートリード(9)の先端部は半導体素子(3)のゲート電極(3-2)にボンディングされている。その他、第1図と同一番号のものは、同一構成部分を示している。

この様な半導体装置を組み立てるに、先ず半導体素子のゲート電極(3-2)にゲートリード(9)の先端部をボンディングし、ゲートリード(9)に絶縁体筒(4)を設け、次に絶縁性支持体(11)を外部陽極電極(1)、絶縁体筒(4)、金属基板(6)、(6)、外部ゲート電極(8)との鍍付完了品に接合して、金属基板(6)及び半導体素子(3)、ゲートリード(9)、絶縁体筒(4)を立完了品を設ける。次に外部陽極電極(2)と金属基板(7)との鍍付完了品を設け、しかる後金属基板(6)、(7)を溶接、外部ゲート電極(8)をゲートリード(9)と共に溶接封止する。

この様な半導体装置においては、半導体素子の

(4)

体筒(4)に設けられた溝部分(第4図(A)部分)に弾性体(11)を設け、弾性体(11)を絶縁体筒(4)の内側に押しつけながら半導体素子(3)を挿入する。しかる後金属基板(6)、(7)を溶接、外部ゲート電極(8)をゲートリード(9)と共に溶接封止する。

ゲートボンディング方式の大容量平行サイリスタについても上記実施例と全く同様に絶縁体筒に溝を設け、この溝部分と半導体素子との間隙に弾性体を圧入することによつて、半導体素子の回転移動を防止し、前記従来のものの欠点を除去することができる。

本発明による半導体装置の絶縁体筒の溝の形状として第4図にその例を示している。第4図では4個の溝を設けているが、これは一例にすぎず、3個、あるいは5個以上であつてもよい。溝の幅(2)を充分にとれば2個であつてもよい。

本発明は実施例に示す様な平行サイリスタに限らず、主電極を圧接によつて取り出す密封形の大容量半導体素子全般に容易に適用することができる。

(6)

体等、(11)…絶縁性支持体、(12)…コイルバネ、(13)…金属板、(14)…弾性体。

代理人 高野 信 一

以上のようにこの発明によれば、絶縁体筒内周部と半導体素子外周部との間隙を弾性体14で埋め、しかも前記弾性体の弾力、及び摩擦力によつて半導体素子を保持している為、半導体素子が、半導体装置内部において横方向の移動を起すことがなく半導体装置の信頼性を向上させることができる。

4. 図面の簡単な説明

第1図は従来のゲート加圧方式による大容量平形サイリスタを示す断面図、第2図は従来のゲートボンディング方式による大容量平形サイリスタを示す断面図、第3図は本発明の一実施例によるゲート加圧方式の大容量平形サイリスタを示す断面図、第4図は本発明による平形サイリスタに用いられる絶縁体筒、外部陰極電極、金属薄板、外部ゲート電極の組付完了品を示す斜視図である。

図中同一符号は同一又は同等の構成部分を示す。
(1)…外部陰極電極、(2)…外部陽極電極、(3)…半導体素子、(4)…絶縁体筒、(5)(6)(7)…金属薄板、(8)…外部ゲート電極、(9)…ゲートリード、(10)…絶縁

